

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT
81784:0285

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Masato TERATANI et al.

Serial No: 10/656,923

Filed: September 4, 2003

For: Image Data Processor and Image
Data Processing Method

Art Unit: 2621

Examiner: Not assigned

TRANSMITTAL OF PRIORITY DOCUMENT

Commissioner for Patents

P.O. Box 1450

Alexandria, VA 22313-1450

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application No. 2002-259648 which was filed September 5, 2002, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: December 16, 2003

By: 

Anthony J. Orler

Registration No. 41,232

Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900

Los Angeles, California 90071

Telephone: 213-337-6700

Facsimile: 213-337-6701

I hereby certify that this correspondence is being deposited with the United States Postal Service with sufficient postage as first class mail in an envelope addressed to:

Mail Stop MISSING PARTS
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450, on

December 16, 2003

Date of Deposit

Gary Chernyavsky

Name

Signature

12/16/03

Date



Translation of Priority Certificate

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this Office.

Date of Application: September 5, 2002

Application Number: Patent Application No. 2002-259648
[ST.10/C] [JP2002-259648]

Applicant(s): SANYO ELECTRIC CO., LTD.

September 1, 2003

Commissioner, Yasuo IMAI
Japan Patent Office

Priority Certificate No. 2003-3071083

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 9 月 5 日
Date of Application:

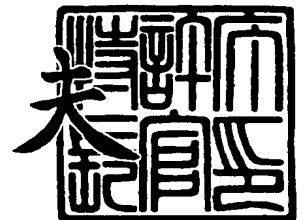
出 願 番 号 特 願 2 0 0 2 - 2 5 9 6 4 8
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 5 9 6 4 8]

出 願 人 三 洋 電 機 株 式 有 限 公 司
Applicant(s):

2 0 0 3 年 9 月 1 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

今 井 康



出 証 番 号 出 証 特 2 0 0 3 - 3 0 7 1 0 8 3

【書類名】 特許願

【整理番号】 KIB1020050

【提出日】 平成14年 9月 5日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/387
H04N 1/409
H04N 1/56
H04N 1/58

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 寺谷 昌人

【発明者】

【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

【氏名】 中井 智通

【特許出願人】

【識別番号】 000001889

【氏名又は名称】 三洋電機株式会社

【代理人】

【識別番号】 100075258

【弁理士】

【氏名又は名称】 吉田 研二

【電話番号】 0422-21-2340

【選任した代理人】

【識別番号】 100096976

【弁理士】

【氏名又は名称】 石田 純

【電話番号】 0422-21-2340

【手数料の表示】

【予納台帳番号】 001753

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像データ処理装置、及び画像データ処理方法

【特許請求の範囲】

【請求項 1】 規格化された第 1 の画像データに対してデータ変換処理を施し、特殊効果が施された再生画像を表示する第 2 の画像データを得る画像データ処理装置において、

処理対象となる注目画素及びこの注目画素に隣接する複数の周辺画素に対応する画素データを格納するメモリ回路と、

前記画素データの輝度分布のヒストグラムを生成するヒストグラム回路と、

前記注目画素の画素データを前記ヒストグラムの最大値に応じて決定される値に置換して出力するデータ処理回路と、を備え、

前記データ処理回路の出力を前記第 2 の画像データとすることを特徴とする画像データ処理装置。

【請求項 2】 請求項 1 に記載の画像データ処理装置において、

前記メモリ回路に格納された前記画素データの所定ビットを抽出する抽出回路を更に備え、

前記ヒストグラム回路は、前記抽出回路で抽出された前記画素データの所定ビットを取り込んで前記ヒストグラムを生成することを特徴とする画像データ処理装置。

【請求項 3】 請求項 1 又は請求項 2 に記載の画像データ処理装置において、

前記データ処理回路の出力に所定の乗数を乗算して、ビット数を前記画素データのビット数に桁合わせする桁合わせ回路を、更に備えたことを特徴とする画像データ処理装置。

【請求項 4】 請求項 1 に記載の画像データ処理装置において、

前記第 2 の画像データを取り込んで色データを生成する色データ生成回路と、

前記色データに対して所定のゲインを与える色ゲイン回路と、を更に備え、

前記色ゲイン回路は、前記注目画素の色データに対するゲイン量をゼロとすることを特徴とする画像データ処理装置。

【請求項 5】 規格化された第 1 の画像データに対してデータ変換処理を施し、特殊効果が施された再生画像を表示する第 2 の画像データを得る画像データ処理方法において、

処理対象となる注目画素及びこの注目画素に隣接する複数の周辺画素に対応する画素データを取得する第 1 のステップと、

前記画素データの輝度分布のヒストグラムを生成する第 2 のステップと、

前記注目画素の画素データに前記ヒストグラムの最大値に応じて決定される値に置換する第 3 のステップと、を有し、

前記第 3 のステップで置換された前記注目画素の画素データを前記第 2 の画像データとすることを特徴とする画像データ処理方法。

【請求項 6】 請求項 5 に記載の画像データ処理方法において、

前記第 1 のステップと前記第 2 のステップとの間に、前記画素データの所定ビットを抽出するステップを更に有し、

前記第 2 のステップは、抽出された前記画素データの所定ビットに基づいて前記ヒストグラムを生成することを特徴とする画像データ処理方法。

【請求項 7】 請求項 5 又は請求項 6 に記載の画像データ処理方法において、

前記第 3 のステップの後に、前記置換された前記注目画素の画素データに所定の乗数を乗算して、ビット数を前記画素データのビット数に桁合わせするステップを更に有することを特徴とする画像データ処理方法。

【請求項 8】 請求項 5 に記載の画像データ処理方法において、

前記第 3 のステップの後に、前記第 2 の画像データに基づいて輝度データ及び色データを生成するステップを更に有し、

前記輝度データ及び色データを生成するステップのうちの前記色データを生成する際には、前記注目画素の色データに対するゲイン量をゼロとすることを特徴とする画像データ処理方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、通常の画像に対して変換処理を行い、特殊効果が施された画像を得るための画像データ処理装置、及び画像データ処理方法に関する。

【0002】

【従来の技術】

図8は、従来の撮像装置の概略構成を示すブロック構成図である。ここに示す撮像装置は、CCDイメージセンサ（固体撮像素子）1、CCDドライバ回路2、タイミング制御回路3、アナログ信号処理回路4、A/D変換回路5及びデジタル信号処理回路6から構成される。

【0003】

固体撮像素子1は、行列配置される複数の受光画素を有する受光領域を備えており、この受光面に入射される光を各受光画素で受けて光電変換によって情報電荷を発生する。固体撮像素子1では、この情報電荷を蓄積期間で各受光画素に蓄積し、その後、複数のシフトレジスタを介して順次転送する。そして、転送経路の最終段に設けられる出力部によって電圧値に変換し、画像信号 $Y_0(t)$ として出力する。

【0004】

CCDドライバ回路2は、後述するタイミング制御回路3から供給される垂直同期信号VT及び水平同期信号HTに同期する複数のクロックパルスを生成する。そして、生成した複数のクロックパルスを固体撮像素子1に供給し、固体撮像素子1を駆動して複数の受光画素に蓄積された情報電荷を順次転送させる。

【0005】

タイミング制御回路3は、基準クロックCKをカウントして垂直同期信号VT及び水平同期信号HTを生成し、固体撮像素子1の垂直走査及び水平走査の期間を決定する。例えば、NTSC方式に従う場合、信号処理の過程で用いられる色副搬送波の周波数3.58MHzの4倍の周波数の基準クロックCKを1/910に分周して水平同期信号HTを生成する。更に、この水平同期信号HTを2/525に分周して垂直同期信号VTを生成する。

【0006】

アナログ信号処理回路4は、固体撮像素子1から出力される画像信号 $Y_0(t)$

）に対して CDS (Correlated Double Sampling: 相関二重サンプリング) や AGC (Automatic Gain Control: 自動利得制御) 等のアナログ信号処理を施して画像信号 $Y_1(t)$ を生成する。A/D 変換回路 5 は、固体撮像素子 1 の動作タイミングに同期して画像信号 $Y_1(t)$ を規格化し、デジタル信号に変換して画像データ $Y_0(n)$ として出力する。

【0007】

デジタル信号処理回路 6 は、A/D 変換回路 5 から出力される画像データ $Y_0(n)$ に対して色分離及びマトリクス演算等のデジタル信号処理を施し、輝度データ及び色差データを含む画像データ $Y_1(n)$ を生成する。

【0008】

このデジタル信号処理回路 6 から出力される画像データ $Y_1(n)$ は、半導体メモリや磁気ディスク等の記憶媒体に格納されると共に、LCD パネル等の表示デバイスを駆動する駆動装置に供給される。

【0009】

【発明が解決しようとする課題】

上述したような撮像装置では、例えば、画像データの各画素データを閾値で判別して二値化された画像としたり、または、配列する画素データを横方向又は縦方向に微分処理を行い、その微分値に応じて表示させることで輪郭抽出された画像とする処理などが行われている。この他にも様々な信号処理が提案され、多種多様な再生画像を得ることが考えられている。

【0010】

【課題を解決するための手段】

本発明に係る画像データ処理装置は、規格化された第 1 の画像データに対してデータ変換処理を施し、特殊効果が施された再生画像を表示する第 2 の画像データを得る画像データ処理装置において、処理対象となる注目画素及びこの注目画素に隣接する複数の周辺画素に対応する画素データを格納するメモリ回路と、前記画素データの輝度分布のヒストグラムを生成するヒストグラム回路と、前記注目画素の画素データを前記ヒストグラムの最大値に応じて決定される値に置換して出力するデータ処理回路と、を備え、前記データ処理回路の出力を前記第 2 の

画像データとするものである。

【0011】

このような処理を行うことにより、処理前の規格化された画像は、画像の明るさの変化が小さい領域にて輝度値が高く、一方、明るさの変化が大きい領域にて輝度値が低い画像に変換される。このため、明るさの変化が大きい領域が強調された画像を得ることができる。

【0012】

また、本発明に係る画像データ処理装置は、前記メモリ回路に格納された前記画素データの所定ビットを抽出する抽出回路を更に備え、前記ヒストグラム回路は、前記抽出回路で抽出された前記画素データの所定ビットを取り込んで前記ヒストグラムを生成することが好ましい。これにより処理される画素データのデータサイズが小さくなり、ヒストグラム処理などの処理を簡略化することができる。

【0013】

また、本発明に係る画像データ処理装置は、前記データ処理回路の出力に所定の乗数を乗算して、ビット数を前記画素データのビット数に桁合わせする桁合わせ回路を、更に備えることが好ましい。

【0014】

また、本発明に係る画像データ処理装置は、前記第2の画像データを取り込んで色データを生成する色データ生成回路と、前記色データに対して所定のゲインを与える色ゲイン回路と、を更に備え、前記色ゲイン回路は、前記注目画素の色データに対するゲイン量をゼロとすることが好ましい。

【0015】

本発明に係る画像データ処理方法は、規格化された第1の画像データに対してデータ変換処理を施し、特殊効果が施された再生画像を表示する第2の画像データを得る画像データ処理方法において、処理対象となる注目画素及びこの注目画素に隣接する複数の周辺画素に対応する画素データを取得する第1のステップと、前記画素データの輝度分布のヒストグラムを生成する第2のステップと、前記注目画素の画素データに前記ヒストグラムの最大値に応じて決定される値に置換

する第3のステップと、を有し、前記第3のステップで置換された前記注目画素の画素データを前記第2の画像データとするものである。

【0016】

また、本発明に係る画像データ処理方法は、前記第1のステップと前記第2のステップとの間に、前記画素データの所定ビットを抽出するステップを更に有し、前記第2のステップは、抽出された前記画素データの所定ビットに基づいて前記ヒストグラムを生成することが好ましい。

【0017】

また、本発明に係る画像データ処理方法は、前記第3のステップの後に、前記置換された前記注目画素の画素データに所定の乗数を乗算して、ビット数を前記画素データのビット数に桁合わせするステップを更に有することが好ましい。

【0018】

また、本発明に係る画像データ処理方法は、前記第3のステップの後に、前記第2の画像データに基づいて輝度データ及び色データを生成するステップを更に有し、前記輝度データ及び色データを生成するステップのうちの前記色データを生成する際には、前記注目画素の色データに対するゲイン量をゼロとすることが好ましい。

【0019】

【発明の実施の形態】

以下、図面を参照して、本発明の実施形態に係る画像処理装置について説明する。

【0020】

図1に、本実施形態の画像処理装置の概略構成を示すブロック図を示す。

【0021】

画像処理装置は、大別して、風景などを撮像するCCDイメージセンサから送られてきた画像データを規格化してアナログ信号からデジタル信号に変換するA/D変換回路10と、画像データをデッサン画のような表示形式に変換処理するデッサン処理回路20と、A/D変換回路10から直接入力される信号と、デッサン処理回路20を介して入力される信号のいずれか一方を選択的に出力するセ

レクタ 22 と、セクタ 22 が出力する信号に基づき輝度信号を生成する輝度信号生成回路 24 と、色信号を生成する色信号生成回路 26 と、を含み構成されている。

【0022】

この画像処理装置が行う一連の処理について詳しく説明する。

【0023】

まず、A/D変換回路 10 には、CCDイメージセンサが出力した画像信号が入力される。ここで CCD イメージセンサとは、図 2 に示されるように、モザイク型のカラーフィルタが装着され、CCD イメージセンサの受光画素に各色成分が規則的に割り当てられている。画像信号は、これらの複数画素により生成される複数の画素信号が含まれたアナログ信号となっている。この画像信号が A/D 変換回路 10 に入力されるときには、下側の水平ラインの画素から順次、入力される。A/D 変換回路 10 は、画像信号をアナログの信号からデジタルの信号に変換して画像データを生成する処理を行い、セクタ 22 及びメモリ回路 12 に向けて出力する。

【0024】

A/D 変換回路 10 から出力された画像データは、セクタ 22 及びデッサン処理回路 20 に入力される。このうち、デッサン処理回路 20 に入力された画像データは、デッサン処理回路 20 内で処理され、セクタ 22 に入力される。ここでセクタ 22 は、通常の画像撮影時には、A/D 変換回路 10 からセクタ 22 に直接入力される画像データを輝度信号生成回路 24 及び色信号生成回路 26 に対して出力する。また、ユーザが通常の画像をデッサン画のような表示形式に変換することを望む時には、ユーザの操作により、デッサンモード選択信号がセクタ 22 に入力される。そして、デッサン処理回路 20 を介して入力されるデータを輝度信号生成回路 24 及び色信号生成回路 26 に対して出力する。

【0025】

図 3 は、データ変換の処理を説明するフローチャートである。以下、図 3 に従ってデッサン処理回路 20 が行うデータ変換処理を説明する。

【0026】

先ず、ステップ S 1 においてアナログ信号処理回路（図示せず）から出力されるアナログ画像信号を A/D 変換回路 10 で規格化し、デジタル信号である第 1 の画像データを生成する。この第 1 の画像データには、注目画素の画素データ及び注目画素に隣接する複数の周辺画素データが含まれる。

次に、ステップ S 2 において、メモリ回路 12 が、A/D 変換回路 10 から画素データが入力される毎に順次、処理対象となる注目画素及び注目画素と同一の色成に対応付けられた複数の周辺画素の画素データを格納する。一例を挙げて説明すると、図 2 において、（列 3，行 b）の画素データが入力されると、隣接するグリーン G のカラーフィルタが施されている 6 つの画素（列 3，行 b），（列 5，行 b），（列 7，行 b），（列 3，行 d），（列 5，行 d），（列 7，行 d）の画素データを格納する。これら 6 つの画素のうち、中央下側の画素（列 5，行 d）が、6 つの画素データのほぼ中央に位置しており、注目画素となっている。また、画素（列 3，行 b）に続く画素（列 2，行 b）の画素データが入力された場合には、隣接するブルー B のカラーフィルタが施されている 6 つの画素（列 2，行 b），（列 4，行 b），（列 6，行 b），（列 2，行 d），（列 4，行 d），（列 6，行 d）の画素データを格納する。このような処理を繰り返すことにより、順次、注目画素に隣接する複数の周辺画素を格納する。

【0027】

次に、ステップ S 3 において、上位ビット抽出回路 14 が、メモリ回路 12 に格納された画素データを取り込んで各画素データから上位側の 4 ビットのデータのみを取り出し、この 4 ビットの画素データをヒストグラム回路 16 に出力する。例えば、画素データが「11010010」であれば、このうち上位側の「1101」を取り出す。このように画素データの上位ビットを抽出し、ビット数を減らすことにより、8 ビットで表現される 256 階調が 4 ビットの 16 階調へ変換される。この結果、後のデータ処理量を簡略化することができ、処理回路の簡略化や、処理速度の向上が達成できる。なお、このステップ S 3 の処理で取り出される画素データの上位ビット数は、4 ビットに限らず、それ以上又はそれ以下のビット数でもよい。

【0028】

次に、ステップS4において、ヒストグラム回路16が、入力された6つの4ビットデータに対して、図4に示すような輝度分布のヒストグラムを生成する。尚、図4においては、図2に示すようなGの色成分に対応する6つの画素の画素データを対象としたものであり、(列5, 行d)を注目画素P0とすると共に、(列3, 行b)、(列5, 行b)、(列7, 行b)、(列3, 行d)、(列7, 行d)を周辺画素P1~P5としたものである。

【0029】

次に、ステップS5において、データ処理回路17が、注目画素P0の画素データP0(d)をヒストグラムの最大値に置換する。詳しくは、画素データのうちの同一輝度レベルを有する画素数を計数し、この画素数の中の最大値を、新たな注目画素P0の画素データP0'(d)として出力する。例えば、図4に示すように、16階調に変換された6つの画素P0~P5の画像データP0(d)~P5(d)の信号レベルが、それぞれ14、13、13、11、12、13である場合、同一レベルを有する画素の個数は、11を有する画素が1つ、12を有する画素が1つ、13を有する画素が3つ、14を有する画素が1つとなる。ステップS5では、同一レベルを有する画素の個数を参照し、画素の個数のうち最大値3を注目画素P0の画素データP0'(d)として出力する。なお、このとき、判別する領域は6画素のみであるため出力される値は1~6である。したがって、出力されるデータは、001から110までの3ビットデータのそれぞれに対応付けられて出力される。

【0030】

次に、ステップS6において、桁合わせ回路18が、画素データP0'(d)を輝度生成回路及び色信号生成回路に出力するのに適したビット数に変換する。桁合わせ回路18のブロック図を図5に示す。本実施形態では、ヒストグラム回路から出力されるのは3ビットのデータであるため、桁追加部40にて乗数 2^5 を乗算して、3ビットデータの下位側に5ビットの0を追加する処理を行い、輝度信号生成回路24などに出力するのに適した8ビットのデータに変換する。

【0031】

また、画素データP0'(d)の3ビットデータの値は、上述したように001~

110で表される。これに対応して、桁追加部40の出力「00100000」～「11000000」である。輝度調整部42は、この桁追加部40から出力された8ビットデータに「11111」を足す処理を行う。これにより、桁合わせ回路18から出力される8ビットデータの最大値は、「11011111」となり、8ビットを有効に用いて、より高輝度で表示可能となり、鮮明な画像表示が実現される。このステップS6の処理が完了することにより、デッサン処理回路20の処理が終了する。

【0032】

デッサン処理回路20でのデータ変換処理が終了した後は、デッサン処理回路20から画素データP0'(d)がセクタ22に出力され、セクタ22で通常の画素データとデータ変換処理後のデータとが選択される。例えば、ユーザによりデッサンモードが選択され、デッサンモード選択信号がセクタ22に入力されているときには、桁合わせ回路18から入力される8ビットに変換された画素データP0'(d)を、輝度信号生成回路24及び色信号生成回路26に出力する。なお、このユーザによるデッサンモードの選択は、次のようにして可能となる。例えば、画像処理装置がデジタルカメラの一部として構成されている場合には、デジタルカメラの外部表面に押しボタンを設け、この押しボタンをユーザが押すことにより、デッサンモードが選択され、デッサンモード選択信号がセクタ22に入力されるように設定すればよい。

【0033】

次に、輝度信号生成回路24は、通常の画像データに対して行うのと同じ処理を、入力された画素データP0'(d)に対して行い、輝度データを生成して表示装置（不図示）に向けて出力する。このとき同時に、色信号生成回路26は色データを生成するが、生成された色データは、色信号生成回路26の後段に配置される増幅回路28でゲイン値が0とされて、値が0とされる。なお、増幅回路28はデッサンモード選択信号が入力されたときのみ、ゲイン量を0とする。

【0034】

以上で説明した処理が、本実施形態に係る画像処理装置が行う処理である。この処理を行った画像の例を、図6、図7に示す。図6はデッサン処理回路20に

よる処理を行わないときの画像であり、図7はデッサン処理回路20による処理を行ったときの画像である。このように、デッサン処理回路20によるデータ変換処理を行うことにより、同じ明るさの領域では輝度値が高く白色が出力され、明るさが変化する領域では輝度値が低く黒が出力される。このため、通常の撮像画像から、明るさの変化する領域が強調されたデッサン画のような画像を得ることができる効果がある。

【0035】

なお、上述の実施形態では、CCDイメージセンサから取り込んだ画像データを対象としてデッサン処理を行ったが、別の実施形態では、メモリなどに保存された画像データに対してデッサン処理を行ってもよい。また、上述したデッサン処理をパーソナルコンピュータなどを用いて行う場合には、一連のデッサン処理をプログラム化して行うこともできる。また、上述の実施形態では、カラー画像に対してデッサン処理を行ったが、モノクロ画像に対して処理を行ってもよい。

【0036】

【発明の効果】

本発明は、注目画素及びこれに隣接する周辺画素の輝度分布のヒストグラムを生成し、注目画素の画素データをヒストグラムの最大値に対応した値に置換するため、通常の画像をデッサン画のような形式の画像に変換することができる効果がある。

【図面の簡単な説明】

【図1】 本実施形態の画像処理装置の概略構成を示すブロック図である。

【図2】 CCDイメージセンサの画素配列を示す説明図である。

【図3】 デッサン処理回路が行う処理を説明するフローチャートである。

【図4】 ヒストグラム回路における処理を説明するための説明図である。

【図5】 桁合わせ回路の概略構成を示すブロック図である。

【図6】 デッサンモードの処理前の画像を示す画像例である。

【図7】 デッサンモードの処理後の画像を示す画像例である。

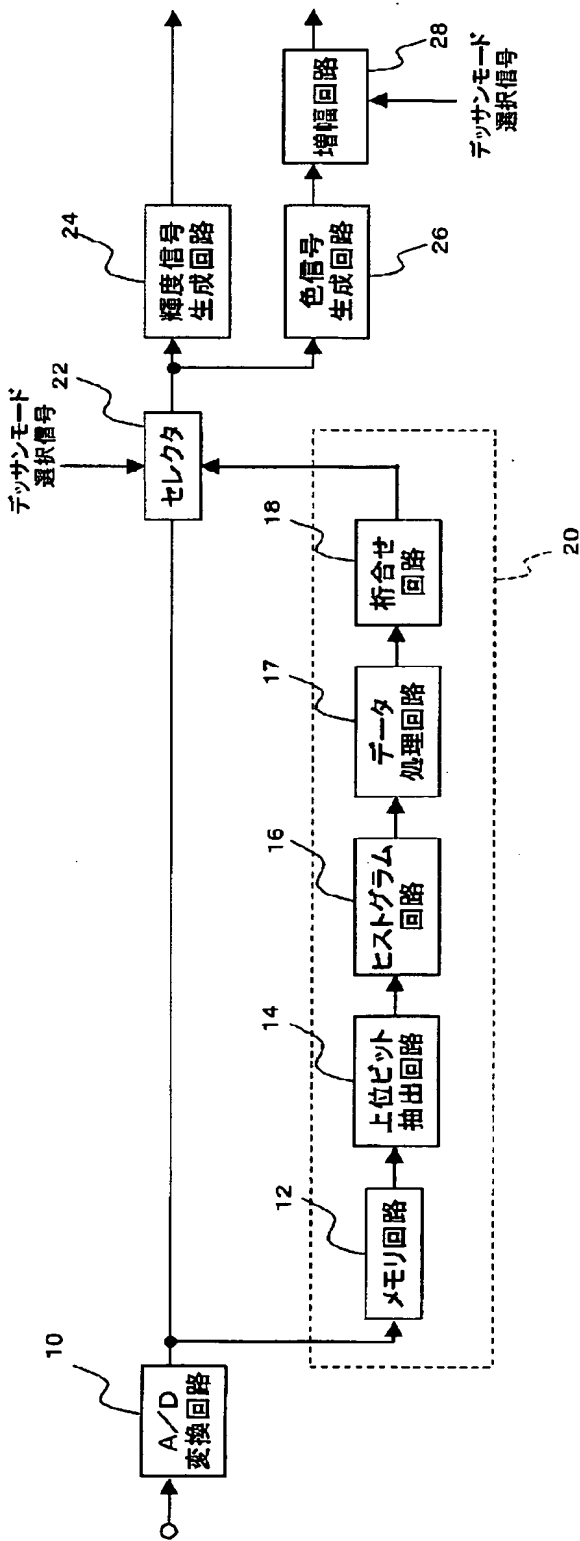
【図8】 従来の撮像装置の概略構成を示すブロック図である。

【符号の説明】







1 0 A/D変換回路、1 2 メモリ回路、1 4 上位ビット抽出回路、1 6
ヒストグラム回路、1 8 桁合わせ回路、2 0 デッサン処理回路、2 2 セ
レクタ、2 4 輝度信号生成回路、2 6 色信号生成回路、2 8 増幅回路。

【書類名】 図面

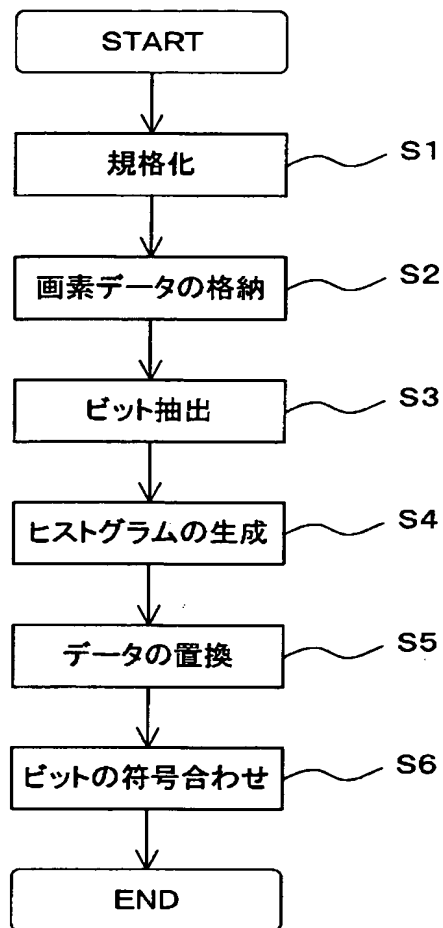
【図 1】



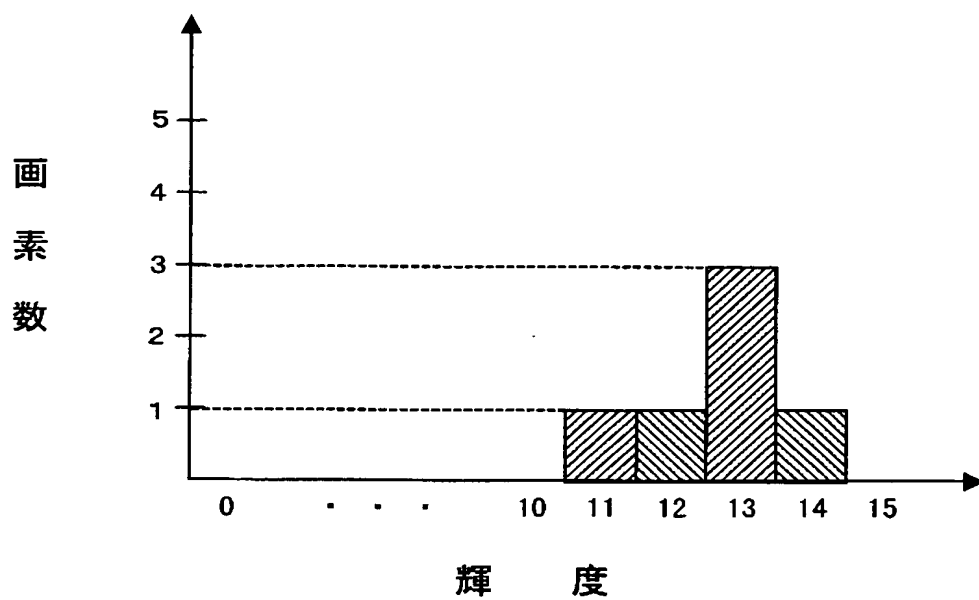
【図 2】

	列1	列2	列3	列4	列5	列6	列7	列8	列9
行a	R	G	R	G	R	G	R	G	R
行b	G	B		B		B		B	G
行c	R	G	R	G	R	G	R	G	R
行d	G	B		B		B		B	G
行e	R	G	R	G	R	G	R	G	R
行f	G	B	G	B	G	B	G	B	G

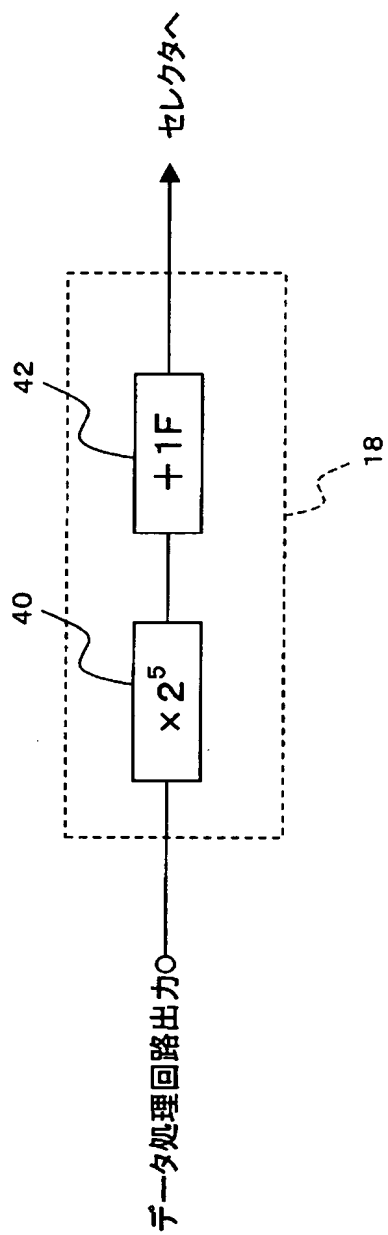
【図 3】



【図 4】



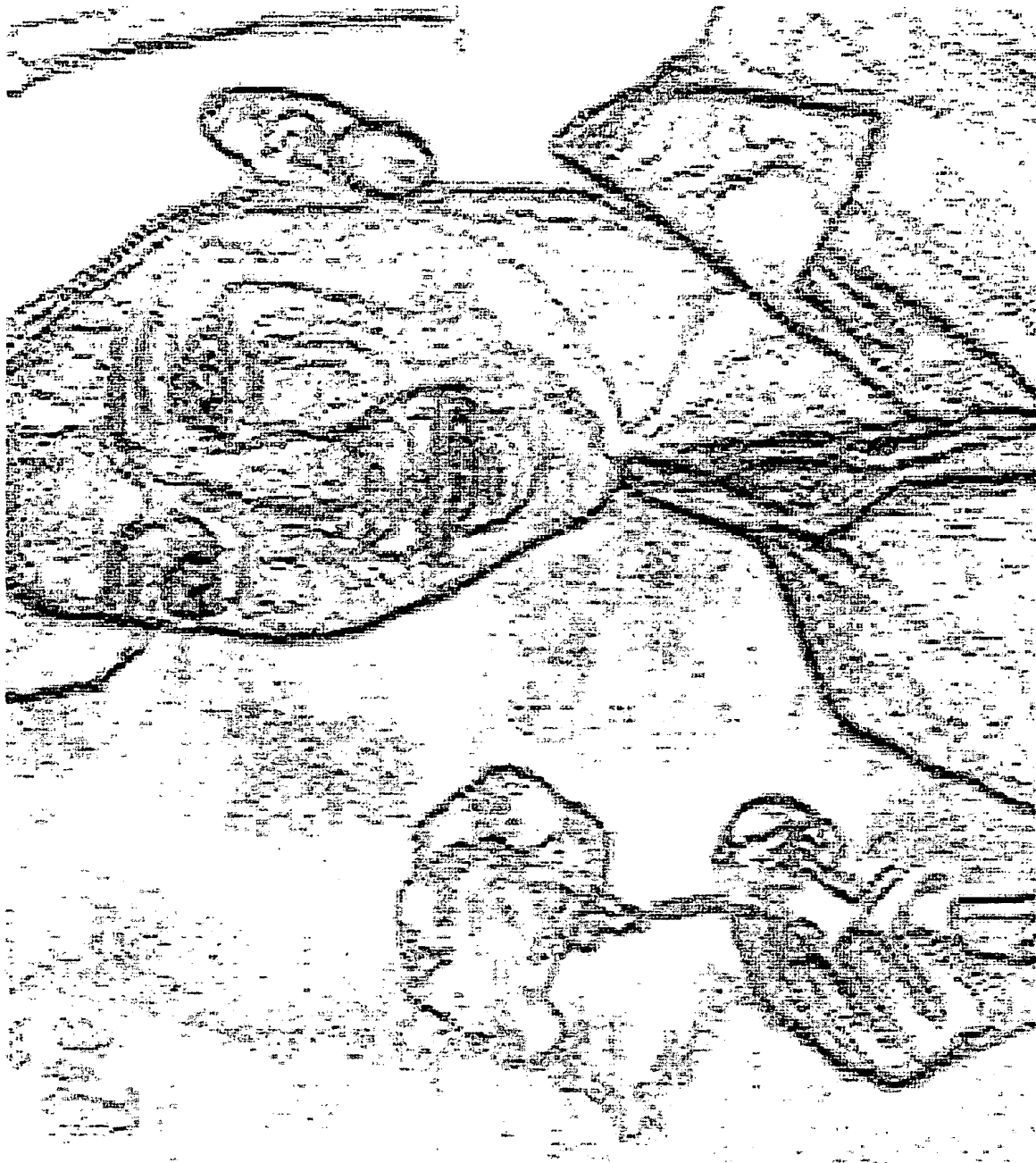
【図 5】



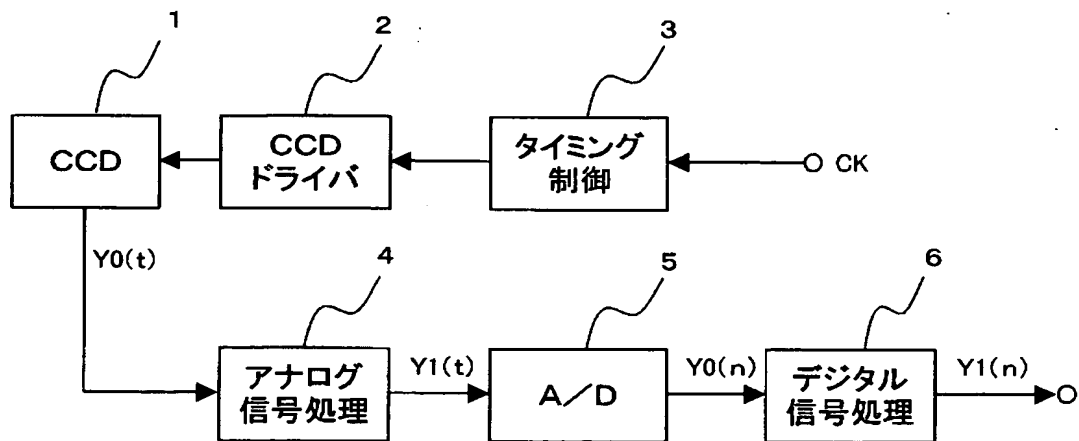
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 通常の画像をデッサン画のような画像に変換する。

【解決手段】 メモリ回路 12 は、注目画素及び周辺画素の画像データを格納する。上位ビット抽出回路 14 は、各画像データから上位 4 ビットのデータを抽出する。ヒストグラム回路 16 は、抽出された 4 ビットデータのヒストグラムを生成する。データ処理回路 17 は、ヒストグラムを参照し、同一レベルを有する画素の個数のうちの最大値を注目画素の画像データに置き換えて出力する。桁合わせ回路 18 はデータ処理回路 17 から出力されるデータを、8 ビットデータに変換して出力する。

【選択図】 図 1

特願 2 0 0 2 - 2 5 9 6 4 8

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 1 8 8 9]

1 . 変更年月日

1 9 9 0 年 8 月 2 4 日

[変更理由]

新規登録

住 所

大阪府守口市京阪本通 2 丁目 1 8 番地

氏 名

三洋電機株式会社

2 . 変更年月日

1 9 9 3 年 1 0 月 2 0 日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通 2 丁目 5 番 5 号

氏 名

三洋電機株式会社